

VIDEO SIGNAL PROCESSING METHOD

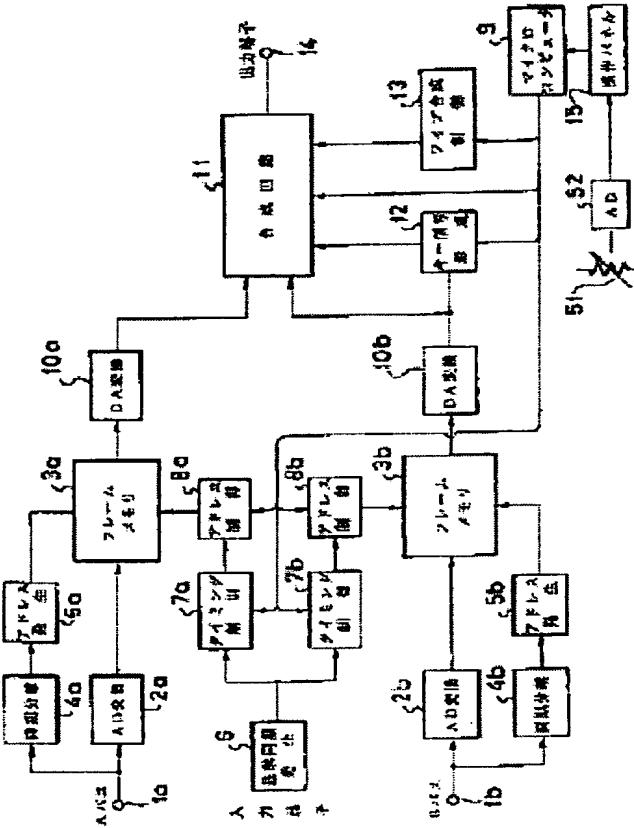
Patent number: JP7170447
Publication date: 1995-07-04
Inventor: ONOE YOICHI; others: 01
Applicant: SONY CORP
Classification:
 - international: H04N5/262
 - european:
Application number: JP19930312139 19931213
Priority number(s):

[Report a data error here](#)

Abstract of JP7170447

PURPOSE: To obtain diversified excellent expression by setting expression of changes organically.

CONSTITUTION: Signals of buses A, B fed to input terminals 1a, 1b are fed respectively to frame memories 3a, 3b. Furthermore, timing control circuits 7a, 7b and address control circuits 8a, 8b are controlled by a control microcomputer 9. Moreover, signals read from the frame memories 3a, 3b are fed respectively to a compositing circuit 11. Furthermore, the signal from the frame memory 3b is fed to a key signal generating circuit 12. Signals from each button on an operation panel 15 and a variable resistor 51 relating to a fader lever or the like are fed to the microcomputer 9. Optional arithmetic operations are made by the microcomputer 9 and compositing by the compositing circuit 11 is executed based on numerals obtained through the arithmetic operation. Then the composite signal is obtained at an output terminal 14.



Data supplied from the **esp@cenet** database - Patent Abstracts of Japan

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-170447

(43)公開日 平成7年(1995)7月4日

(51)Int.Cl⁶

識別記号 庁内整理番号

F I

技術表示箇所

H 04 N 5/262

審査請求 未請求 請求項の数4 OL (全7頁)

(21)出願番号 特願平5-312139

(22)出願日 平成5年(1993)12月13日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 尾上 洋一

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72)発明者 北澤 友康

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

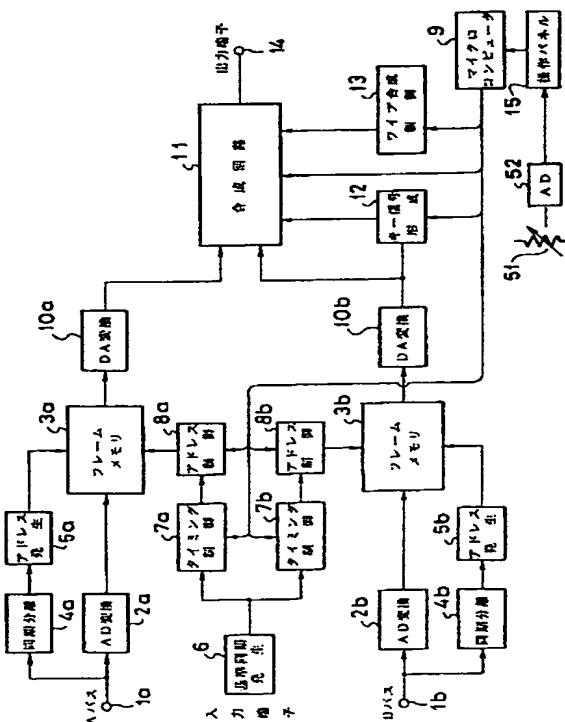
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 映像信号処理方法

(57)【要約】

【目的】 変化の表現を有機的にし、表現力を豊かにする。

【構成】 入力端子1a、1bに供給されるAバス、Bバスの信号がそれぞれフレームメモリ3a、3bに供給される。またタイミング制御回路7a、7b及びアドレス制御回路8a、8bが制御用のマイクロコンピュータ9によって制御される。さらにフレームメモリ3a、3bから読み出された信号がそれぞれ合成回路11に供給される。またフレームメモリ3bからの信号がキー信号形成回路12に供給される。また操作パネル15の各鉤やフェーダーレバーに関連した可変抵抗器51等からの信号がマイクロコンピュータ9に供給される。このマイクロコンピュータ9にて任意の演算が行われ、この演算で求められた数値にて合成回路11での合成が行われる。そしてこの合成された信号が出力端子14に取り出される。



【特許請求の範囲】

【請求項1】 複数の映像信号を選択し、それらを合成して1つの映像信号を形成する映像信号処理方法において、

第1及び第2の映像信号の合成される比率を制御する手段を有し、

この比率の制御の軌跡が直線以外の変化で行われるようとした映像信号処理方法。

【請求項2】 請求項1記載の映像信号処理方法において、

上記比率の制御の軌跡は、上記第1及び第2の映像信号が同じ比率で合成されている期間が長くなるようにされた映像信号処理方法。

【請求項3】 請求項1記載の映像信号処理方法において、

上記比率の制御の軌跡は、上記第1及び第2の映像信号の比率が一定の割合で変化される直線に対して、この直線と一方の映像信号だけになる比率の位置との間で振動して変化するようにされた映像信号処理方法。

【請求項4】 請求項1記載の映像信号処理方法において、

上記比率の制御の軌跡は、上記第1及び第2の映像信号の比率が一定の割合で変化される直線を中心にして、任意の振幅で振動して変化するようにされた映像信号処理方法。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、例えば映像信号の編集において、複数の映像信号を合成する際に用いられる映像信号処理方法に関するものである。

【0002】

【従来の技術】 映像信号の編集を行う場合に、従来は例えば図9に示すように、再生側のVTR61a、61b及び記録側のVTR62の動作を制御する制御装置63が設けられる。また再生側のVTR61a、61bから再生された映像信号を切り替え、合成、あるいは所望の効果等を施して記録側のVTR62に供給する映像効果装置64が設けられる。さらに再生側のVTR61a、61bから再生された音声信号を処理して記録側のVTR62に供給するミキサー装置65が設けられる必要があった。

【0003】 このため従来の装置で映像信号の編集を行う場合には、VTRの他に制御装置63、映像効果装置64、ミキサー装置65等が必要である。従って装置の全体の構成が大きくなる。またこれらの装置の間で信号を円滑にやり取りするための調整等が必要になり、そのためのいわゆるセットアップが極めて煩雑になるものであった。これに対して、上述の制御装置63、映像効果装置64、ミキサー装置65等を1つに収めた映像信号処理装置が考えられている。

【0004】 ところで上述の映像信号の編集において、映像効果装置64では、例えば2つの映像信号を合成して切り換えることが行われる。その場合に従来は、例えば図10に示すように再生側のVTR61a、61bの映像信号が入力端子71a、71bに供給される。この入力端子71a、71bからの映像信号が合成回路72で合成される。

【0005】 またフェーダーレバー(図示せず)に連動する可変抵抗器73が設けられる。そしてこの可変抵抗器73からの信号が合成回路72に供給されて、映像信号の合成される比率が制御される。さらに合成回路72で合成された映像信号が出力端子74に取り出される。

【0006】

【発明が解決しようとする課題】 ところが上述の回路において、従来の装置では例えばフェーダーレバーを手動で動かすと動きが円滑に行かない恐れがある。そこで例えば変化の時間(トランジション)を設定する手段を設け、ここで設定された時間(フレーム数)に従ってその間に変化が完了するように自動制御する方法が考えられている。しかしながら従来の自動制御の方法では、変化は一定の割合で直線的に行われていた。このため変化の表現が無機的で、表現力に乏しいものであった。

【0007】 この出願はこのような点に鑑みて成されたもので、解決しようとする問題点は、従来の装置では変化の表現が無機的で、表現力に乏しいものであったというものである。

【0008】

【課題を解決するための手段】 本発明による第1の手段は、複数の映像信号を選択し、それらを合成して1つの映像信号を形成する映像信号処理方法において、第1及び第2の映像信号(入力端子1a、1b)の合成される比率を制御する手段(マイクロコンピュータ9)を有し、この比率の制御の軌跡が直線以外の変化で行われるようにした映像信号処理方法である。

【0009】 本発明による第2の手段は、第1の手段記載の映像信号処理方法において、上記比率の制御の軌跡は、上記第1及び第2の映像信号が同じ比率で合成されている期間が長くなる(図4)ようにされた映像信号処理方法である。

【0010】 本発明による第3の手段は、第1の手段記載の映像信号処理方法において、上記比率の制御の軌跡は、上記第1及び第2の映像信号の比率が一定の割合で変化される直線に対して、この直線と一方の映像信号だけになる比率の位置との間で振動して変化する(図5)ようにされた映像信号処理方法である。

【0011】 本発明による第4の手段は、第1の手段記載の映像信号処理方法において、上記比率の制御の軌跡は、上記第1及び第2の映像信号の比率が一定の割合で変化される直線を中心にして、任意の振幅で振動して変化する(図7)ようにされた映像信号処理方法である。

【0012】

【作用】これによれば、変化が非直線に制御されるので、変化の表現が有機的になり、表現力を豊かにすることができる。

【0013】

【実施例】図1は本発明の映像信号処理方法の適用される全体のシステムを示す。この図1において、上述の全ての装置を一体化した映像信号処理装置100が設けられる。この装置100に信号源としての再生側VTR101、102と、編集結果の収容される記録側VTR103が接続される。さらにメインモニター受像機104が接続され、また記録側VTR103に記録側モニター受像機105が接続される。

【0014】次に図2は映像信号処理装置100の操作パネルの一例を示す。この図2において、操作パネルは、VTR制御部201、音声信号ミキサー部202、映像効果部203及びその他の表示部や設定部等に分けられる。そしてVTR制御部201には各VTRの動作を遠隔制御する手段や編集点を決定する手段が設けられる。また音声信号ミキサー部202には各VTRからの音声信号や他の音声信号をレベルを調整して混合する手段が設けられる。

【0015】さらに映像効果部203は、トランジション設定部31、入力選択部32、合成タイプ設定部33、ワイプパターン選択部34、入力効果選択部35、補正調整部36に分けられる。そして例えば映像信号の合成を行う場合には、まず入力選択部32で合成される一方の映像信号(Aバス)の信号源と、他方の映像信号(Bバス)の信号源が選択される。

【0016】次に入力効果選択部35に設けられるフリーズ(静止画)釦、マルチ画面釦、ストロボ釦、モザイク釦、ピクチャートレイル(残像効果)釦、ポスタリゼーション(輝度単純化)釦、ズーム釦等を用いて、Aバスの映像信号とBバスの映像信号のそれぞれについて、それぞれの映像処理が選択される。またワイプパターン選択部34に設けられる各種のワイプパターン釦等を用いて、Aバスの映像信号とBバスの映像信号の合成のパターンが設定される。

【0017】さらに合成タイプ設定部33に設けられるノーマルミックス釦、モザイクミックス釦、ポスタリゼーションミックス釦、ブラックアンドホワイトミックス釦、ルミナンスクリップトラジションミックス釦、ルミナンスキー釦331、クロマキー釦、ピクチャーアンピクチャーフレーム等を用いて、Aバスの映像信号とBバスの映像信号の合成のタイプが設定される。

【0018】また、トランジション設定部31に設けられるフェーダーレバー311を用いて、合成によってAバスの映像信号からBバスの映像信号へ合成して切り換えられる比率が設定される。あるいは時間設定釦312で設定された変化の時間(フレーム数)に従ってその間

に変化が完了するように自動制御が行われる。なお313は設定時間(フレーム数)が表示される時間表示部である。

【0019】そしてこの映像信号の合成について内部回路は次のように構成される。すなわち図3において、入力端子1a、1bに供給されるAバス、Bバスの信号がそれぞれA/D変換器2a、2bを通じてフレームメモリ3a、3bに供給される。また入力端子1a、1bからの信号がそれぞれ同期分離回路4a、4bに供給され、分離された同期信号が書き込みアドレス発生回路5a、5bに供給される。この発生回路5a、5bからの書き込みアドレスがフレームメモリ3a、3bに供給されて、入力信号の書き込みが行われる。

【0020】また基準同期発生回路6からの信号がタイミング制御回路7a、7bに供給され、このタイミング制御回路7a、7bからの信号がそれぞれアドレス制御回路8a、8bに供給される。そしてこれらのタイミング制御回路7a、7b及びアドレス制御回路8a、8bが制御用のマイクロコンピュータ9によって制御される。これらのアドレス制御回路8a、8bからのアドレスによってフレームメモリ3a、3bの読み出しが行われる。

【0021】さらにこのフレームメモリ3a、3bから読み出された信号が、それぞれD/A変換器10a、10bを通じて合成回路11に供給される。また例えばフレームメモリ3bから読み出された信号がキー信号形成回路12に供給される。さらにワイプ合成制御回路13が設けられ、この発生回路13からの制御信号と形成回路12で形成されたキー信号とが合成回路11に供給される。

【0022】そしてこれらのワイプ合成制御回路13で形成される制御信号の、合成のタイプと合成して切り換えられる変化の比率、ワイプパターンとその移動、及びキー信号形成回路12で形成されるキー信号の種類(クロマキー/ルミナキー/ピクチャーアンピクチャー)等がマイクロコンピュータ9によって制御される。この合成回路11からの信号が出力端子14に取り出される。

【0023】また操作パネル15の各釦等からの信号がマイクロコンピュータ9に供給される。さらに操作パネル15には、例えばフェーダーレバーに関連した可変抵抗器51が設けられ、この可変抵抗器51からの信号がA/D変換器52を通じてマイクロコンピュータ9に供給される。

【0024】この回路において、例えばワイプパターン選択部34の各種のワイプパターン釦等を用いて合成のパターンが設定され、トランジション設定部31のフェーダーレバー311等を用いて合成の比率が設定される。あるいは時間設定釦312で設定された変化の時間(フレーム数)に従ってその間に変化が完了するように自動制御が行われる。

【0025】そしてこの自動制御において、変化の時間（トランジション）の進行に従って、合成の比率の制御の軌跡が以下に示すように変化される。なお以下の説明でミックス比は、

$$\text{ミックス比} = (\text{変化後の映像}) \div (\text{全体})$$

の値である。

【0026】すなわち図4において、実線は従来の変化の割合が一定の場合である。これに対して破線～二点鎖線に示すように、Aバスの映像とBバスの映像が同じ比率で合成されている期間が長くなるようにする。これによって変化が非直線に制御され、変化の表現が有機的になり、表現力を豊かにことができる。

【0027】あるいは図5に示すように、比率の制御の軌跡が、Aバスの映像とBバスの映像の比率が一定の割合で変化される直線に対して、この直線と一方の映像だけになる比率の位置との間で振動して変化するように制御される。これによって、例えば映像が垂直方向にスライドするような合成と組み合わせた場合に、従来は映像が直線的に落下するだけであったものが、図6に示すように落下する映像がバウンドして、徐々に着地するような変化が表現される。

【0028】さらに図7に示すように、比率の制御の軌跡は、Aバスの映像とBバスの映像の比率が一定の割合で変化される直線を中心にして、任意の振幅で振動して変化するように制御される。これによって、例えば円形のワイプパターンと組み合わせた場合に、図8に示すように円形の映像が画面の中央から湧き出してくるような変化が表現される。

【0029】こうして上述の装置によれば、変化が非直線に制御されるので、変化の表現が有機的になり、表現力を豊かにことができるものである。

【0030】なお上述の比率の制御の軌跡の変化は、従来の変化の割合が一定のときに与えられる数値に対して、マイクロコンピュータ9で制御の数値を演算することによって得ることができる。またこの演算は、予め軌跡の関数を設定して行うこともできるが、例えば上述の落下の例では、重力（加速度）、反撥係数、撥ね帰りの回数などを使用者が設定することによって、物理法則に従った演算が行われるようにしてもよい。

【0031】

【発明の効果】この発明によれば、変化が非直線に制御されるので、変化の表現が有機的になり、表現力を豊かにことができるようになった。

【図面の簡単な説明】

【図1】本発明による映像信号処理方法を実施する装置の一例の構成図である。

【図2】その説明のための図である。

【図3】その要部の一例の構成図である。

【図4】比率の制御の軌跡の一例を示す線図である。

【図5】比率の制御の軌跡の他の例を示す線図である。

【図6】その説明のための図である。

【図7】比率の制御の軌跡の他の例を示す線図である。

【図8】その説明のための図である。

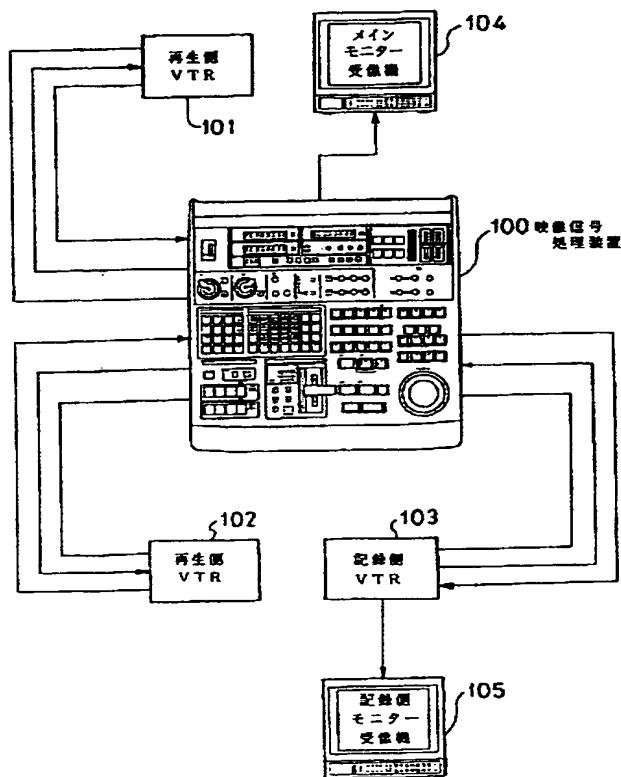
【図9】従来の装置の構成図である。

【図10】従来の合成を行う回路の構成図である。

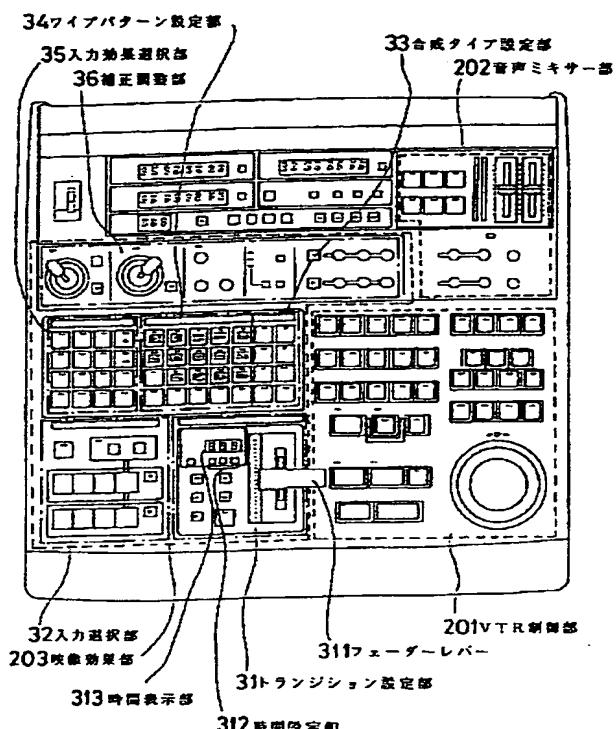
【符号の説明】

- 100 映像信号処理装置
- 101、102 信号源としての再生側VTR
- 103 編集結果の収容される記録側VTR
- 104 メインモニター受像機
- 105 記録側モニター受像機
- 201 VTR制御部
- 202 音声信号ミキサー部
- 203 映像効果部
- 31 トランジション設定部
- 311 フェーダーレバー
- 312 時間設定鉗
- 313 時間表示部
- 32 入力選択部
- 33 合成タイプ設定部
- 331 ルミナンスキーチ
- 34 ワイプパターン選択部
- 35 入力効果選択部
- 36 補正調整部
- 1a、1b 入力端子
- 2a、2b A/D変換器
- 3a、3b フレームメモリ
- 4a、4b 同期分離回路
- 5a、5b アドレス発生回路
- 6 基準同期発生回路
- 7a、7b タイミング制御回路
- 8a、8b アドレス制御回路
- 9 マイクロコンピュータ
- 10a、10b D/A変換器
- 11 合成回路
- 12 キー信号形成回路
- 13 ワイプ信号発生回路
- 14 出力端子
- 15 操作パネル
- 51 可変抵抗器
- 52 A/D変換器

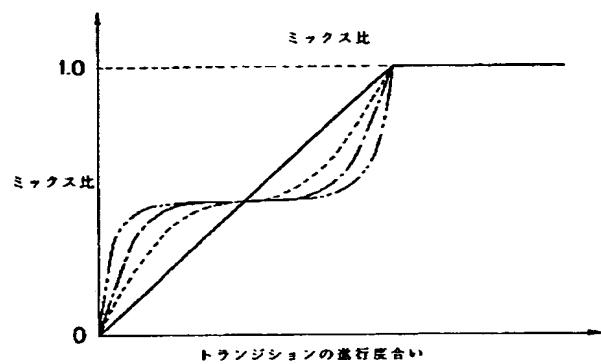
【図1】



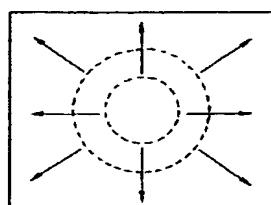
【図2】



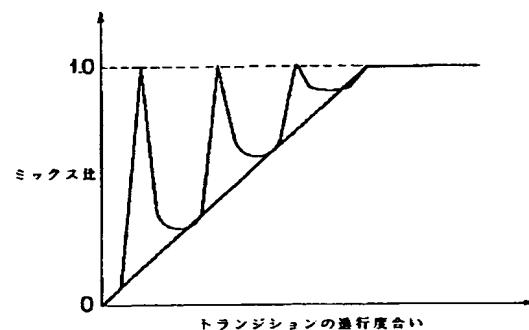
【図4】



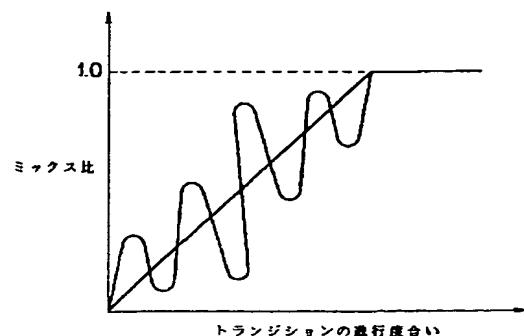
【図8】



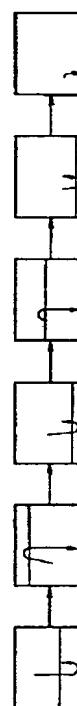
【図5】



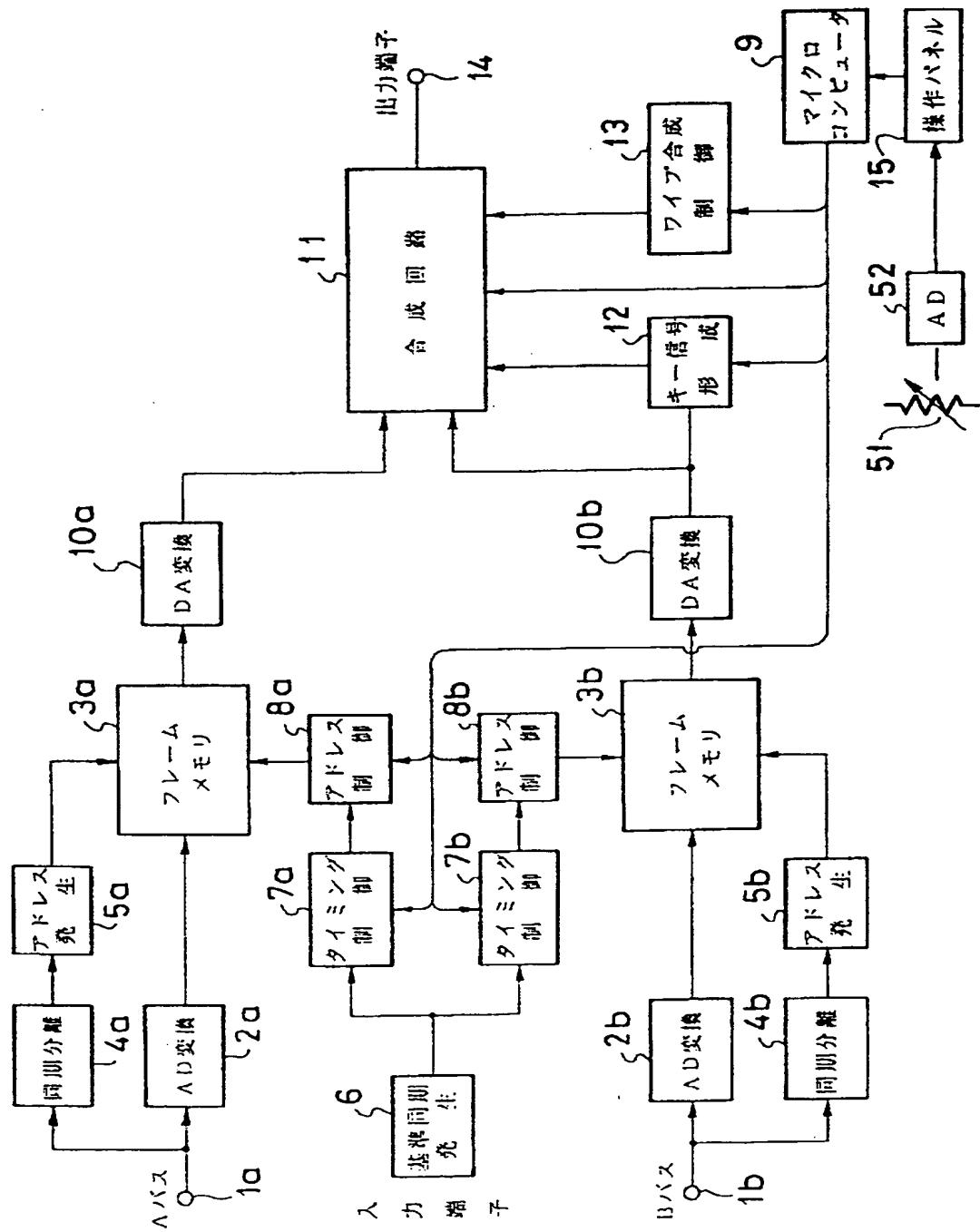
【図7】



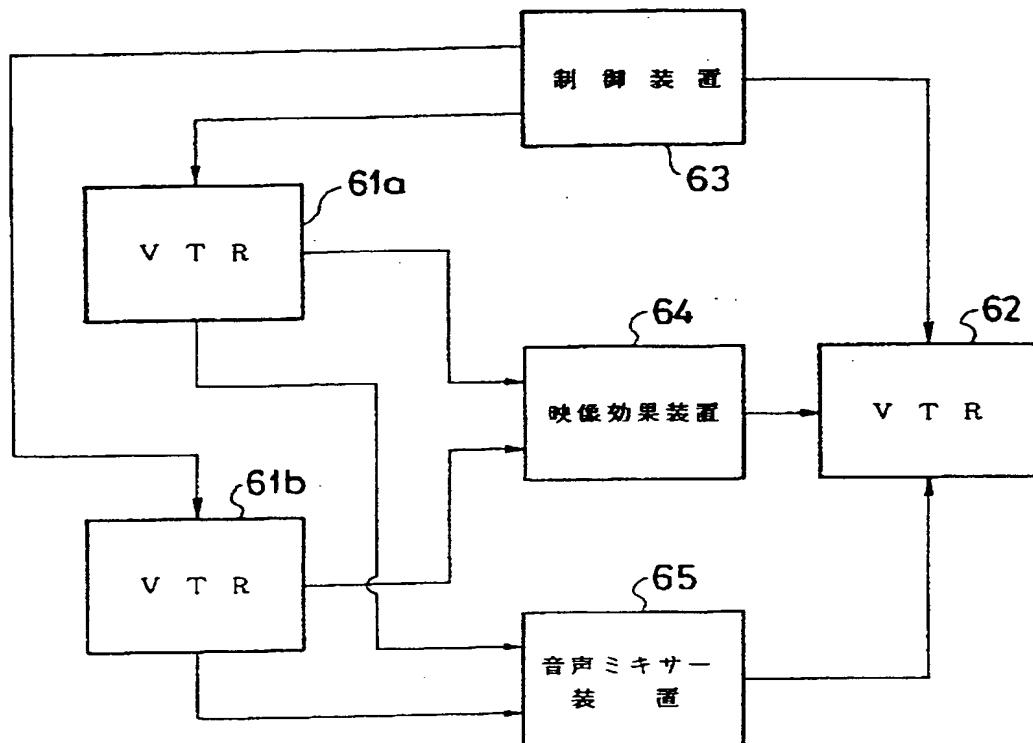
【図6】



【図3】



【図9】



【図10】

